

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-184434

(43)Date of publication of application : 09.07.1999

(51)Int.Cl.

G09G 3/36
 G02F 1/13
 G02F 1/133
 G09G 3/20
 G09G 3/20
 G09G 3/20

(21)Application number : 09-351024

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 19.12.1997

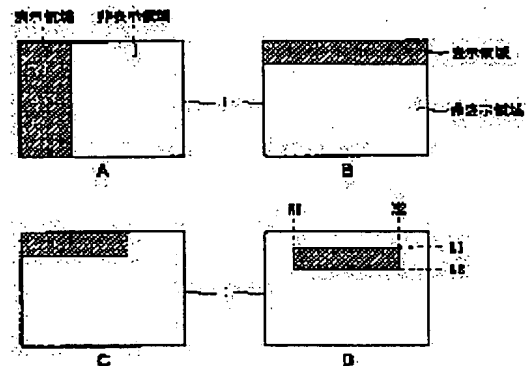
(72)Inventor : YAMAZAKI TAKU

(54) LIQUID CRYSTAL DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To set freely a partial display area to a certain extent for a device user in a liquid crystal display device having a function making only a partial part of a screen a display state and making a remaining part a non-display state.

SOLUTION: When an area to be partially displayed is made the surrounded area from L1-th row to L2-th row and from M1-th column to M2-th column of a liquid crystal display panel 1, a register is provided in a control circuit, and values corresponding to L1, L2, M1, M2 are made to be written in beforehand to be partially displayed according to the values written therein.



LEGAL STATUS

[Date of request for examination]

05.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Publication for Unexamined Patent Application

No. 11-184434/1999 (Tokukaih i 11-184434)

A. Relevance of the above-identified Document

This document has relevance to claims 1 and 6 of the present application.

B. Translation of the Relevant Passages of the Document

See the attached English Abstract.

[DETAILED DESCRIPTION OF THE INVENTION]

[EMBODIMENT]

[0038]

(Second Embodiment)

Referring to Figures 5 and 6, explained is an example of a method of realizing the partial display state as shown in Figure 1B. Figure 5 is a circuit diagram illustrating part of an LCD controller built in a liquid crystal display apparatus, and is a circuit block for controlling a partial display state in the row direction. Moreover, Figure 6 is a timing chart showing operation of the circuit of Figure 5. A display panel is driven line by line, and has two hundreds rows in total. Illustrated here is a case where only 32 rows from the top are displayed in the partial display state. In Figure 6, the portions A and B respectively illustrate cases of a liquid crystal display

apparatuses of passive matrix type and of active matrix type.

[0039]

The reference numeral 11 indicates a register having 8 bits or a similar number of bits. Set in the register 11 is (a) information indicative of whether or not the partial display along the row direction is carried out, and (b) information corresponding to the number of rows to be displayed by the partial display. If the number of the rows is set by 7 bits, in a panel driven line by line, partial display up to $2^7 = 128$ rows can be set line by line. In a panel in which driven per four rows that are selected, partial display up to $2^7 \times 4 = 512$ rows can be set per four rows.

[0040]

The reference numeral 12 is a circuit block that is mainly composed of a counter. The circuit block 12 forms timing signals PDY and CNT3 for controlling the partial display in the row direction, in accordance with timing signals such as a scanning starting signal FRM, a clock CLYI for transmission of the scanning signal, a setting value of the register 11. The FRM and CLYI are in timings as shown in Figure 6. The CLYI is a signal functioning as a clock for transmission of the scanning signal in case no partial display is performed. CLY is a clock for transmission of the scanning signal and is transmitted from the LCD controller to the Y driver. The CLY is an AND output of the CNT3 and CLYI, the AND output being outputted by an AND gate 13.

[0041]

Usually, the Y driver has a control input for prohibiting output of a selection voltage. The PDY is a signal to be such control input of the Y driver. When it is L level, the output of the selection voltage is prohibited so that all the output of the Y driver is of non-selection voltage level.

[0042]

In Figure 6, t2 indicates a time at which the display is switched from the non-partial display state to the partial display state. To say exactly, the process of the partial display is started from t2. A frame period right after t2 is indicated as F1, and a frame following F1 is indicated as F2.

[0043]

Before t2, the CNT3 is of H level constantly, and the AND gate 13 is kept open so that a signal that is identical to the CLYI is sent to the CLY. Before t2, the PDY is also of H level constantly, and each output terminal of the Y driver outputs selection voltages sequentially, so that the whole screen is displayed. In the partial display state, the CLYs corresponding to rows 33 to 200 that are not displayed, are stopped. Meanwhile, the CNT2 and the PDY become signals having the timing shown in Figure 6, so that no selection signal is outputted from the Y driver.

[0044]

A period of CLY is not changed in the partial display state. Thus, a time period in which the selection voltages are applied onto the scanning electrodes in the display region is the same as that

time period for the whole screen display. There is no need to change a bias ratio or the selection voltage.

[0045]

In case the display panel is of the active matrix type, a voltage of a pixel section is held during the time period in which the pixel section is not selected. Thus, when the displayed is switched to the partial display, it is necessary to write an off-voltage in the pixel in the row that is not displayed. VCT of Figure 6 is a signal voltage control signal. It is supposed that the VCT is such a signal that can cause a writing signal voltage for the pixel to be substantially 0V when the VCT is of L level. For example, in case of a TFT panel, if a voltage that is identical to the common potential is written, the written signal voltage for pixel can be substantially 0V. In case of the active matrix type, only in F1, (a) the CNT3 and PDY are of H level, so that the application of the CLY and the selection voltage will not be stopped, and (b) a voltage of substantially 0V is written into the pixel while the non-display row is selected. After F2, the CLY corresponding to the non-display portion is stopped and no selection voltage is outputted from the Y driver. In case of the passive matrix type, each frame from t2 may be repeat of the signals having the same timing.

[0046]

By the above method, attained is the partial display in which as shown in Figure 1B the display region and the non-display region are sectorred by the scanning electrode. According the present

embodiment, it is possible (a) to correspond an area of the partial display to the value set in the register, and (b) to freely vary the number of rows to be driven; in case of the line-by-line drive, the number of rows to be driven is one; and in case of the drive in which plural liens are selected and driven at the same time, drive is carried out per the number of the rows to drive equal to the number of rows that are selected at the same time.

[0047]

Note that it is also possible to attain the partial display by so arranging that, in case of the partial display, the application of the selection voltage is stopped but the CLY corresponding to the non-display portion is not stopped. However, for lower power consumption, it is preferable that the CLY is also stopped as in the present embodiment. In case the CLY for the partial display is stopped by using the Y driver in which inside is not reset by the FRM, it is preferable that the application of the selection voltage is stopped for one frame in order to avoid an extraordinary display in switching from the partial display state to the whole screen display state.

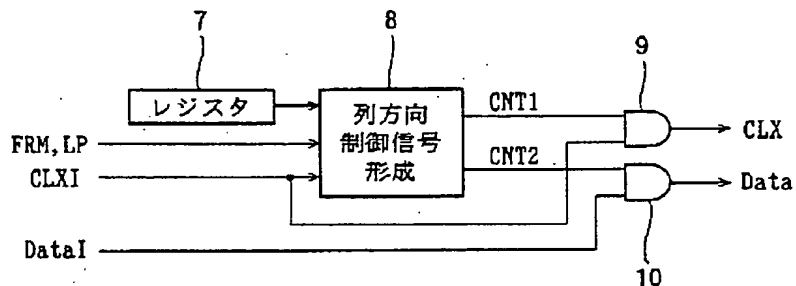
[FIGURE 5]

11: REGISTER

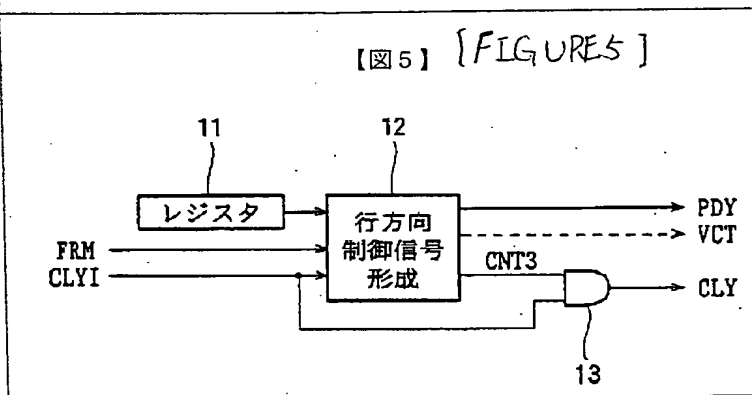
12: ROW DIRECTION CONTROL SIGNAL GENERATION

(9)

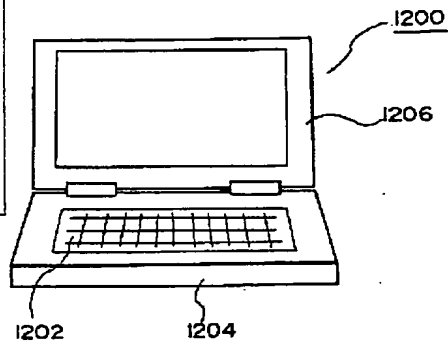
【図3】



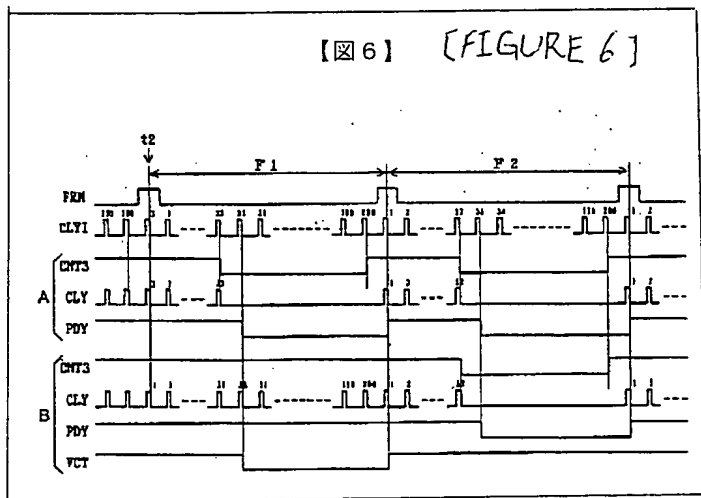
【図5】 [FIGURE 5]



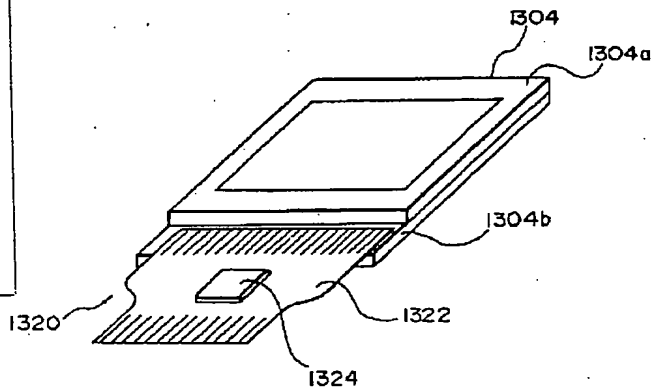
【図11】



【図6】 [FIGURE 6]



【図13】



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-184434

(43) 公開日 平成11年(1999) 7月9日

(51) IntCl.⁶

識別記号

F I

G 0 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/13

5 0 5

G 0 2 F 1/13

5 0 5

1/133

5 0 5

1/133

5 0 5

G 0 9 G 3/20

6 1 1

G 0 9 G 3/20

6 1 1 A

6 2 1

6 2 1 E

審査請求 未請求 請求項の数 5 O L (全 12 頁) 最終頁に続く

(21) 出願番号

特願平9-351024

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(22) 出願日

平成9年(1997)12月19日

(72) 発明者 山崎 卓

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

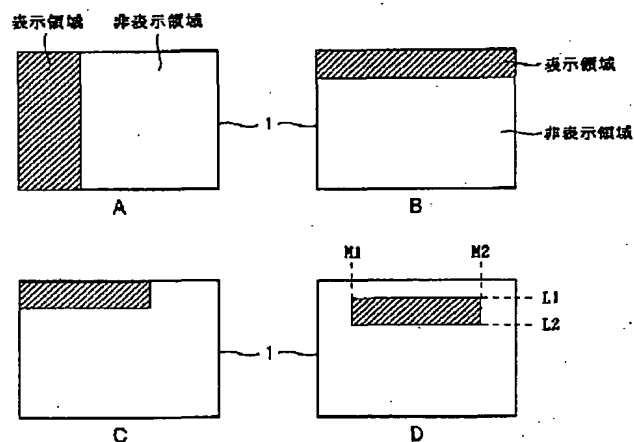
(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 液晶装置及び電子機器

(57) 【要約】

【課題】画面の一部分だけを表示状態とし、残りの部分を非表示状態にすることができる機能を有した液晶表示装置において、装置使用者が部分表示領域をある程度自由に設定できるようにする。

【解決手段】部分表示させたい領域を液晶表示パネル1のL1行目からL2行目までかつM1列目からM2列目までの囲まれた領域とする時、制御回路にレジスタを設けてL1、L2、M1、M2に対応する値を書き込めるようにしておき、そこに書き込まれた値に従って部分表示させる。



(2)

【特許請求の範囲】

【請求項1】一部の領域を表示状態とし、他の領域を非表示状態とする機能を有した液晶装置であって、表示領域あるいは非表示領域の位置を制御回路のレジスタにより可変させたことを特徴とする液晶装置。

【請求項2】請求項1の液晶装置において、表示領域と非表示領域の区分が信号電極によって区分される方向であって、非表示領域の信号電極への印加電圧を表示がオフとなる電圧に固定する手段と、非表示領域に対応する表示データの転送を停止させる手段とを備えたことを特徴とする液晶装置。

【請求項3】請求項1の液晶装置において、表示領域と非表示領域の区分が走査電極によって区分される行方向であって、全行に表示する場合と一部分の行に表示する場合とで表示領域の走査電極に選択電圧を印加する時間が同じであることを特徴とする液晶装置。

【請求項4】請求項3の液晶装置において、表示パネルには画素電極がマトリックス状に形成され画素部を形成してなり、前記画素電極にスイッチング素子が形成されてなり、非表示領域にある行の画素部の液晶への印加電圧をほぼ0Vに書き込む手段を備えていることを特徴とする液晶装置。

【請求項5】前記液晶装置を搭載したことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は一部の領域だけを表示状態とし、他の領域を非表示状態にすることができる機能を有した液晶装置に関する。

【0002】

【従来の技術】携帯電話等の携帯電子機器に用いられている表示装置はより多くの情報が表示できるように表示ドット数が年々増加して来ており、それに伴い表示装置による消費電力も増大して来ている。携帯電子機器の電源は電池であるため電池寿命が長くできるように低消費電力であることが強く求められる。そのため表示ドット数が多い表示装置においては必要な時は全画面を表示状態とするが、通常時は必要最小限の表示が出来るように表示パネルの一部の領域だけを表示状態とし、他の領域を非表示状態にして消費電力を低減する方法が検討され始めている。

【0003】従来の液晶表示装置においては全画面の表示／非表示が制御できる機能を持つものは多いが、画面のある領域だけを表示状態とし、他の領域を非表示状態にする機能を持つものはまだ実用化されていない。そうした機能を実現する方法としては特開平6-95621の実施例1及び特開平7-281632が提案されている。これらの従来例は2つとも液晶表示パネルが単純マトリックス方式の場合について述べている。

【0004】図7、図8を用いて特開平6-95621

2

の実施例を以下に説明する。図7はこの実施例の液晶表示装置のブロック図である。ブロック51は液晶表示パネルであり、複数の走査電極を形成した基板と複数の信号電極を形成した基板とが数 μm の間隔で対向して配置され、その間隙には液晶が封入されている。ブロック55は走査電極を駆動するYドライバであり、ブロック56は信号電極を駆動するXドライバである。液晶の駆動に必要な複数の電圧レベルはブロック54の駆動電圧形成回路で形成され、XドライバとYドライバを経由して液晶表示パネルに印加される。ブロック57は走査すべき走査電極数を制御する走査制御回路である。ブロック52はそれらの回路に必要なタイミング信号や表示用データ信号および制御信号を形成するLCDコントローラであり、ブロック53は以上の回路の電力供給源である。走査電極には順次1行ずつ選択電圧が印加され、その他の行には非選択電圧が印加される。信号電極には選択されている行の各画素のオン／オフに従う信号電圧が順次印加される。

【0005】この実施例は部分表示が左半画面の場合と、さらにその内の上半分の場合について述べている。まず部分表示が左半画面の場合について説明する。信号電極の数は640とする。左半画面の部分表示状態に移行する前に、Xドライバには1行分の全画素がオフのデータを書き込んでおく。その後、LCDコントローラはXドライバ内部のシフトレジスタを動作させるクロックCLXの周期を2倍にして1選択期間内のクロック数を半減するとともに、それに合わせて1行当たり320画素分の表示データだけを転送する。この時、左半画面の320画素分しかデータ転送が無くてもXドライバには1行分の表示データを記憶する回路が内蔵されているため、Xドライバの右半分は先に転送されていたオフのデータを記憶し続け、Xドライバの右半分の320本の出力は表示をオフする電圧を出力し続ける。こうして右半画面をオフ表示状態とすることができる。Xドライバの動作クロック周波数が半減することとパネルの半分がオフ表示になることで、表示装置の消費電力は全画面表示状態の場合に比べて若干減少する。

【0006】次に部分表示が左半画面の内の上半分だけの場合について説明する。走査電極の数は400とする。まず前述した方法で左半画面のみを表示状態とする。続いてLCDコントローラは部分表示制御信号PDを“H”レベルにして下半分を非表示状態とする。PDが“L”レベルの場合には1/400デューティで全走査電極を走査することにより全画面が表示状態となり、PDが“H”レベルの場合にはパネルの上半分の走査電極だけを1/200デューティで走査することにより上半画面が表示状態で残りの下半画面が非表示状態という部分表示状態となる。1/200デューティへの切り替えはYドライバ内部のシフトレジスタを動作させるクロックCLYの周期を2倍に切り替えて1フレーム期間内

(3)

3

のクロック数を半減することによって行っている。部分表示状態における下半画面の走査電極の走査停止方法の詳細は記載されていないが、走査制御回路ブロック54の内部回路図から判断すると、PDを“H”レベルにするとYドライバ内のシフトレジスタの200段目から201段目に転送するデータが“L”レベルに固定され、その結果、Yドライバの201番目～400番目の出力が非選択電圧レベルを保つという方法である。

【0007】画素のオン/オフ状態は液晶に加わる電圧の実効値で決まる。下半画面の液晶に加わる実効電圧は走査電極に選択電圧が全く加わらないために右上1/4画面のオフ表示状態となっている液晶に加わる実効電圧よりもかなり小さくなり、その結果、下半画面は完全に非表示状態となる。

【0008】なお、単純マトリックス方式の液晶表示パネルにおいては表示デューティを切り替える場合には駆動電圧の設定変更が必要となる。以下にこの点を駆動電圧形成ブロック53の内部回路である図8を用いて説明する。

【0009】まず図8の構成と機能について述べる。約1/30デューティよりも高デューティの液晶表示パネルを駆動するにはV0～V5の6レベルの電圧が必要になる。液晶に印加される最大電圧はV0～V5であり、V0には+5Vの入力電源電圧をそのまま用いる。コントラスト調整用の可変抵抗RV1とトランジスタQ1とにより0Vと-24Vの入力電源からコントラストが最適となる電圧V5を取り出す。抵抗R1～R5によりV0～V5の電圧を分圧して中間電圧を形成し、それらの中間電圧をオペアンプOP1～OP4で駆動能力を上げV1～V4を出力する。スイッチS2aとS2bは連動スイッチであり信号PDのレベルに応じてR3aとR3bのどちらか一方が接続状態となる。R3aとR3bの抵抗値を異ならせておくことにより、PDのレベルに応じて異なる分圧比のV0～V5を形成することができる。

【0010】V0～V5の間には $V0 - V1 = V1 - V2 = V3 - V4 = V4 - V5$ という関係があり、電圧分割比 $(V0 - V1) / (V0 - V5)$ をバイアス比と呼ぶ。デューティを1/Nとする時、好ましいバイアス比は $1 / (1 + \sqrt{N})$ であることが特公昭57-57718において開示されている。従ってR3aとR3bの抵抗値を各々1/400デューティ用と1/200デューティ用に設定しておけば、各デューティにおいて好ましいバイアス比で駆動することができる。

【0011】デューティを切り替える場合にはバイアス比の切り替えだけでなく同時に駆動電圧=V0～V5の変更も必要である。駆動電圧を固定したままデューティを1/400から1/200に切り替えると、バイアス比を好ましい値に切り替えてもコントラストが著しく悪い表示になってしまう。これは選択電圧が液晶に加わっ

4

ている時間が2倍になるために液晶に加わる実効電圧が高くなりすぎてしまうことによる。この実施例ではバイアス比の切り替えの必要性とその実現手段については詳細に記載されているのに対して、駆動電圧切り替えの必要性とその実現手段については詳細な記載が無い。

【0012】具体的にはデューティを1/Nとすると、 $N \gg 1$ の場合は $V0 - V5$ をほぼ \sqrt{N} に比例して調整する必要がある。たとえば1/400デューティの場合の最適なV0～V5を仮に28Vとすると、1/200デューティの場合には $V0 - V5$ を $28V / \sqrt{2} \approx 20V$ に調整する必要がある。この電圧調整は全画面表示状態と上半画面表示状態とを切り替える都度にコントラスト調整用可変抵抗RV1を装置使用者が調整することによって行うことになるが、それは装置使用者にとっては大変不便なことである。駆動電圧自動設定手段の追加が必須であるが、バイアス比切り替え手段ほど容易ではないため駆動電圧形成回路は大幅に複雑化することになる。

【0013】部分表示が十数行～20行前後とかなり小さい場合は、それに合わせてデューティを切り替えると、好ましいバイアス比が1/3や1/4となる。液晶の駆動に必要な電圧は6レベルではなく1/4バイアスの場合は5レベル、1/3バイアスの場合には4レベルとなる。5レベルの電圧が必要な場合はR3aとR3bの内の部分表示時に接続される側の抵抗値を0Ωにしておけばよいが、4レベルの電圧が必要な場合にはR3*ではなくR2及びR4を0Ωにする手段が必要となる。特開平7-281632はこうした場合のバイアス比の切り替え手段及び駆動電圧の切り替え手段について実施例で述べているが、ここではその実施例のこれ以上の説明は省略する。

【0014】

【発明が解決しようとする課題】前述したこれまでに提案されている方法により、液晶表示パネルの一部の領域だけを表示状態とし、他の領域を非表示状態にする機能自体は可能となる。但し、部分表示する領域に対応してクロックの周期を切り替えたり、バイアス比や駆動電圧を切り替えなければならないということは、部分表示できる領域が用意されている設定のみに限定されてしまうために汎用性が極めて乏しいという欠点を伴う。

【0015】液晶ドライバは制御入力端子により表示オフ機能を有しているものが多い。その機能を利用してドライバICごとの表示オフ制御入力を個別に制御することによりICチップ単位で部分表示の領域を設定する方法も可能ではあるが、やはり部分表示できる領域が用意されている設定のみに限定されてしまうので、汎用性に欠ける方法である。

【0016】そこで本発明は部分表示の領域がソフト的に設定できる汎用性の高い液晶表示装置を提供することを目的とする。

(4)

5

【0017】

【課題を解決するための手段】請求項1記載の液晶装置は、一部の領域を表示状態とし、他の領域を非表示状態とする機能を有した液晶装置であって、表示領域あるいは非表示領域の位置を制御回路のレジスタにより可変させたことを特徴とする。

【0018】たとえば部分表示させたい領域を表示ドットのL1行目からL2行目までかつM1列目からM2列目までの囲まれた領域とする時、制御回路にレジスタを設けておきL1、L2、M1、M2に対応する値を書き込めるようにすること、そこに書き込まれた値に従って部分表示させることは技術的に可能である。こうした手段を有した液晶装置は使用者が部分表示させたい領域をかなり自由に設定できるため汎用性が高いものとなる。

【0019】請求項2記載の液晶装置は、表示領域と非表示領域の区分が信号電極によって区分される方向であって、非表示領域の信号電極への印加電圧を表示がオフとなる電圧に固定する手段と、非表示領域に対応する表示データの転送を停止させる手段とを備えたことを特徴とする。

【0020】部分表示時でも表示部分のデータ転送クロックの周期は全画面表示時と同一にしておき、非表示部分のデータ転送期間ではデータ転送クロックあるいはデータの少なくとも一方を停止させるという方法により、表示領域と非表示領域の区分が信号電極によって区分される方向という場合の汎用性を保つことができる。

【0021】請求項3記載の液晶装置は、表示領域と非表示領域の区分が走査電極によって区分される行方向であって、全行に表示する場合と一部分の行に表示する場合とで表示領域の走査電極に選択電圧を印加する時間が同じであることを特徴とする。

【0022】部分表示時でも表示領域の走査電極に選択電圧を印加する時間やバイアス比および駆動電圧を全画面表示時と同じにするという方法により、表示領域と非表示領域の区分が走査電極によって区分される方向という場合の汎用性を保つことができる。

【0023】請求項4記載の液晶装置は、表示パネルには画素電極がマトリックス状に形成され画素部を形成してなり、前記画素電極にスイッチング素子が形成されてなり、非表示領域にある行の画素部の液晶への印加電圧をほぼ0Vに書き込む手段を備えていることを特徴とする。

【0024】単純マトリックス方式の場合は走査電極に非選択電圧を印加するだけでその行を非表示状態にすることができるが、TFTやMIMなどのアクティブ・マトリックス方式の場合は非選択の期間は画素部の電圧を保持し続けるため、部分表示状態に移行する前に非表示行の画素にオフ電圧を書き込んでおく必要がある。0Vに書き込んでおけば液晶に特有な交流駆動も不要となる。こうした手段によりアクティブ・マトリックス方式

6

の液晶装置においても表示領域と非表示領域の区分が走査電極によって区分される方向という場合の汎用性を保つことができる。

【0025】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。図1は本発明の液晶装置における部分表示状態を示す図であり、斜線部分が表示状態、白地の部分が非表示状態となっている。必要な時には白地の部分も表示状態となるが、待機時には図のように液晶表示パネル1の一部の領域だけに表示する状態となる。

【0026】図1Aは表示領域と非表示領域の区分が信号電極によって区分される方向である場合、図1Bは表示領域と非表示領域の区分が走査電極によって区分される方向である場合、図1CとDはその組み合わせによる場合を示した図である。以後は信号電極によって区分される方向を列方向と表し、走査電極によって区分される方向を行方向と表す。以下の実施例で述べるように、部分表示する領域の広さや位置は制御回路（LCDコントローラ）内部のレジスタに設定する値を通して設定できる。

【0027】図2は本発明の液晶表示装置の構成を示すブロック図である。1が液晶表示パネル、2がLCDコントローラ、3が電力供給源、4が駆動電圧形成回路、5が走査電極駆動用ドライバ、6が信号電極駆動用ドライバである。基本要素は従来技術で説明した図6と同様であるため、各要素の説明は省略する。本発明のポイントであるLCDコントローラの機能については各信号の内容と合わせて個別の実施例で説明する。なお、図ではLCDコントローラは独立した回路ブロックとして表してあるが、いずれかのドライバICチップに内蔵される場合もある。

【0028】（実施例1）図1Aのような部分表示状態を実現する方法の例について図3と図4を用いて説明する。図3は液晶表示装置に内蔵されるLCDコントローラの一部を示した回路図であり、列方向の部分表示状態を制御する回路ブロックである。また、図4は図3の回路の動作を示すタイミング図である。

【0029】7は8ビット程度のレジスタであり、列方向の部分表示を行うか否かの情報と部分表示する列数に対応した情報が設定される。通常はデータ転送用クロックの1クロックごとに複数ドット分の表示データが転送されるため、レジスタ7には部分表示の列数に対応するデータ転送クロック数を設定すればよい。仮にデータ転送クロックごとに8ドット分の表示データが転送されるとすると7ビットあれば $2^7 \times 8$ ドット＝1024ドットまでの部分表示が8ドット単位で設定できることになる。

【0030】8はカウンタを主体とする回路ブロックで、走査開始信号FRM、表示データラッチ信号LP、データ転送用クロックCLXIといったタイミング信号

(5)

7

とレジスタ7の設定値を基に、列方向の部分表示を制御するタイミング信号CNT1とCNT2を形成する。FRM、LP、CLXIは図4に示したようなタイミングである。図を分かり易くするために、LP一周期ごとのCLXIのクロック数を実際よりも少なく示した。たとえば列方向の表示ドット数が320、表示データ転送が8ドット分並列の場合にはLP一周期ごとのCLXIのクロック数は40である。CLXIとDataIは部分表示ではない時にデータ転送用クロックと表示データになる信号である。CLXとDataはLCDコントローラから信号電極駆動用ドライバに送り出される信号で、各々データ転送用クロックと表示データである。

【0031】図4のt1は部分表示ではない状態から部分表示の状態に切り変わる時刻を示す。正確に言えば、t1から部分表示の処理が始まる。

【0032】t1以前はCNT1とCNT2は定常的にHレベルであって、この時はANDゲート9と10が開いたままとなり、CLXとDataには各々CLXIとDataIと同じ信号がそのまま送り出される。部分表示の状態においては非表示の部分に対応するCLXとDataが停止するように、CNT1とCNT2は図4右側のようなタイミングの信号となるようにする。

【0033】ある1行を選択している期間、すなわち、LPの1周期を1H期間と表す。ある行が選択されている間は、Xドライバはその行にある各ドットの表示データに従った電圧を出力するが、その行の表示データのXドライバへの転送はそれよりも1H前の間に行われる。FRMかつLPがHレベルになった直後の1Hは1行目が選択されるので、その1H前に1行目の表示データがXドライバへ転送される。1行目の表示データとしては、表示する部分のデータとともに非表示とする部分のオフ表示データも転送する必要がある。従って、t1直後の1H期間、すなわち、1行目の表示データを転送している期間のCLXはt1以前と同様に1行の全ドット分のデータを送るクロック数が必要であるので、この間はCNT1はHレベルとする。一方、この1H期間のCNT2はオフ表示データを転送する間だけLレベルとして、表示データをLレベルに固定する。

【0034】t1直後の1Hだけそうしたデータ転送をしておけばXドライバはデータ転送が無かった部分については先に転送されていたオフのデータを記憶し続けるので、それ以降は非表示部分に対応する期間のデータ転送を行わなくても非表示部分をオフ表示状態とすることができる。

【0035】以上の方法により図1Aのように表示領域と非表示領域の区分が信号電極によって区分される方向という部分表示ができる。本実施例によれば部分表示の広さをレジスタに設定する値に対応させて、たとえば8ドット単位で自由に可変できる。

【0036】なお、部分表示の状態において、非表示の

8

部分に対応するCLXとDataの一方を停止するだけでも部分表示が可能ではあるが、本実施例のように両方も停止した方が低消費電力化の点で好ましい。

【0037】以上述べてきた方法は部分表示部が表示パネルの先頭列から始まる場合の例であるが、レジスタを2系列設けて各々に部分表示部の開始列と終了列に対応する値を設定できるようにすれば、部分表示部の列方向の広さだけでなく位置も自由に設定できるようになる。但し、この場合は表示パネルの先頭列から部分表示部の開始列前までの非表示部に対応する期間はCLXを動作させておく必要がある。

【0038】(実施例2) 図1Bのような部分表示状態を実現する方法の例について図5と図6を用いて説明する。図5は液晶表示装置に内蔵されるLCDコントローラの一部を示した回路図であり、行方向の部分表示状態を制御する回路ブロックである。また、図6は図5の回路の動作を示すタイミング図である。表示パネルは1行ずつの線順次駆動であって全部で200行あり、部分表示状態では先頭から32行のみを表示する場合を示した。図6においてA、Bの部分は各々単純マトリクス方式、アクティブマトリクス方式の液晶表示装置の場合についての図である。

【0039】11は8ビット程度のレジスタであり、行方向の部分表示を行うか否かの情報と部分表示する行数に対応した情報が設定される。行数の設定を7ビットで行えば、1行ずつの線順次駆動のパネルでは $2^7 = 128$ 行までの部分表示が1行単位で設定でき、4行同時選択駆動のパネルでは $2^7 \times 4 = 512$ 行までの部分表示が4行単位で設定できることになる。

【0040】12はカウンタを主体とする回路ブロックで、走査開始信号FRM、走査信号転送用クロックCLYIといったタイミング信号とレジスタ11の設定値を基に、行方向の部分表示を制御するタイミング信号PDYとCNT3を形成する。FRM、CLYIは図6に示したようなタイミングである。CLYIは部分表示ではない時に走査信号転送用クロックとなる信号である。CLYはLCDコントローラからYドライバに送り出される走査信号転送用クロックであり、ANDゲート13によるCNT3とCLYIとのAND出力がCLYとなる。

【0041】通常、Yドライバは選択電圧の出力を禁止する制御入力を持している。PDYはYドライバのそうした制御入力となる信号であり、Lレベルの時は選択電圧の出力が禁止されてYドライバの全出力が非選択電圧レベルになるものとする。

【0042】図6のt2は部分表示ではない状態から部分表示の状態に切り変わる時刻を示す。正確に言えば、t2から部分表示の処理が始まる。t2直後の1フレーム期間をF1、さらにその次の1フレーム期間をF2と表す。

50

(6)

9

【0043】 t_2 以前はCNT3は定常的にHレベルであって、この時はANDゲート13が開いたままとなり、CLYにはCLY1と同じ信号がそのまま送り出される。 t_2 以前はPDYも定常的にHレベルであって、Yドライバの各出力は順次選択電圧を出力して、全画面が表示状態となっている。部分表示状態においては非表示の部分である33行～200行に対応するCLYが停止するとともに、Yドライバから選択電圧が出力しないように、CNT3とPDYは図6のようなタイミングの信号となるようにする。

【0044】部分表示状態においてもCLYの周期は変更しないので、表示領域の走査電極に選択電圧を印加する時間は全画面表示時と同じである。バイアス比や選択電圧を変更する必要も無い。

【0045】表示パネルがアクティブマトリックス方式の場合には非選択の期間は画素部の電圧を保持し続けるため、部分表示に移行する際に非表示行の画素にオフ電圧を書き込んでおく必要がある。図のVCTは信号電圧制御信号で、VCTをLレベルにすると画素への書き込み信号電圧をほぼ0Vにすることができる信号であるとする。たとえばTFTパネルの場合にはコモン電位と同じ電圧を書き込めば、画素への書き込み信号電圧をほぼ0Vにすることができる。アクティブマトリックス方式の場合にはF1の期間だけはCLYや選択電圧印加が停止しないようにCNT3とPDYはHレベルとし、非表示行が選択されている間は画素にほぼ0Vを書き込み、F2以降は非表示の部分に対応するCLYを停止するとともに、Yドライバから選択電圧が出力しないようにする。単純マトリックス方式の場合は t_2 以降の各フレームは同じタイミング信号の繰り返しでよい。

【0046】以上の方法により図1Bのように表示領域と非表示領域の区分が走査電極によって区分される方向という部分表示ができる。本実施例によれば部分表示の広さをレジスタに設定する値に対応させて、1行ずつ線順次駆動の場合には1行単位で、複数行同時選択駆動の場合には同時選択する行数の単位で自由に可変できる。

【0047】なお、部分表示の状態において、非表示の部分に対応するCLYは停止せずに選択電圧の印加を停止するだけでも部分表示が可能ではあるが、本実施例のようにCLYも停止した方が低消費電力化の点で好ましい。FRMで内部がリセットされないYドライバを用いて部分表示時のCLYを停止する場合には、部分表示状態から全画面表示状態に移行する時に異常表示を避けるために1フレーム間は選択電圧の印加を停止することが好ましい。

【0048】以上述べてきた方法は部分表示部が表示パネルの先頭行から始まる場合の例であるが、レジスタを2系列設けて各々に部分表示部の開始行と終了行に対応する値を設定できるようにすれば、部分表示部の行方向の広さだけでなく位置も自由に設定できるようになる。

10

但し、この場合は表示パネルの先頭行から部分表示部の開始行前までの非表示部に対応する期間はCLYを動作させておく必要がある。

【0049】また、実施例1と実施例2を組み合わせれば、各々のレジスタが1系列の場合は図1Cのような部分表示が可能となり、各々のレジスタが2系列の場合には図1Dのような部分表示が可能となる。

【0050】(実施例3)次に、本発明の液晶装置を搭載した電子機器について以下に説明する。

10 【0051】上述の実施例の液晶表示装置を用いて構成される電子機器は、図9に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶パネルなどの表示パネル1006、クロック発生回路1008及び電源回路1010を含んで構成される。表示情報出力源1000は、ROM、RAMなどのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、クロック発生回路1008からのクロックに基づいて、ビデオ信号などの表示情報を出力する。表示情報処理回路1002は、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回路1002は、例えば増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路あるいはクランプ回路等を含むことができる。表示駆動回路1004は、走査側駆動回路及びデータ側駆動回路を含んで構成され、液晶パネル1006を表示駆動する。電源回路1010は、上述の各回路に電力を供給する。

30 【0052】このような構成の電子機器として、図10に示す液晶プロジェクタ、図11に示すマルチメディア対応のパーソナルコンピュータ(PC)及びエンジニアリング・ワークステーション(EWS)、図12に示すページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置などを挙げることができる。

40 【0053】図10は、投写型表示装置の要部を示す概略構成図である。図中、10は光源、13、14はダイクロイックミラー、15、16、17は反射ミラー、18、19、20はリレーレンズ、22、23、24は液晶ライトバルブ、25はクロスダイクロイックプリズム、26は投写レンズを示す。光源10はメタルハライド等のランプ11とランプの光を反射するリフレクタ12とからなる。青色光・緑色光反射のダイクロイックミラー13は、光源10からの白色光束のうちの赤色光を透過させるとともに、青色光と緑色光とを反射する。透過した赤色光は反射ミラー17で反射されて、赤色光用液晶ライトバルブ22に入射される。一方、ダイクロイックミラー13で反射された色光のうち緑色光は緑色光
50 反射のダイクロイックミラー14によって反射され、緑

(7)

11

色光用液晶ライトバルブ23に入射される。一方、青色光は第2のダイクロイックミラー14も透過する。青色光に対しては、長い光路による光損失を防ぐため、入射レンズ18、リレーレンズ19、出射レンズ20を含むリレーレンズ系からなる導光手段21が設けられ、これを介して青色光が青色光用液晶ライトバルブ24に入射される。各ライトバルブにより変調された3つの色光はクロスダイクロイックプリズム25に入射する。このプリズムは4つの直角プリズムが貼り合わされ、その内面に赤光を反射する誘電体多層膜と青光を反射する誘電体

【0054】図11に示すパーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、液晶表示画面1206とを有する。

【0055】図12に示すページャ1300は、金属製フレーム1302内に、液晶表示基板1304、バック

【0056】ここで、液晶表示基板1304は、2枚の透明基板1304a、1304bの間に液晶を封入したもので、これにより少なくともドットマトリクス型の液晶表示パネルが構成される。一方の透明基板に、図9に示す駆動回路1004、あるいはこれに加えて表示情報処理回路1002を形成することができる。液晶表示基板1304に搭載されない回路は、液晶表示基板の外付け回路とされ、図12の場合には回路基板1308に搭載できる。

【0057】図12はページャの構成を示すものであるから、液晶表示基板1304以外に回路基板1308が必要となるが、電子機器用の一部品として液晶表示装置が使用される場合であって、透明基板に表示駆動回路などが搭載される場合には、その液晶表示装置の最小単位は液晶表示基板1304である。あるいは、液晶表示基板1304を筐体としての金属フレーム1302に固定したものを、電子機器用の一部品である液晶表示装置として使用することもできる。さらに、バックライト式の場合には、金属製フレーム1302内に、液晶表示基板1304と、バックライト1306aを備えたライトガイド1306とを組み込んで、液晶表示装置を構成することができる。これらに代えて、図13に示すように、液晶表示基板1304を構成する2枚の透明基板130

12

4a、1304bの一方に、金属の導電膜が形成されたポリイミドテープ1322にICチップ1324を実装したTCP(Tape Carrier Package)1320を接続して、電子機器用の一部品である液晶表示装置として使用することもできる。

【0058】なお、本発明は上記実施例に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。例えば、本発明は上述の各種の液晶パネルの駆動に適用されるものに限らず、エレクトロルミネッセンス、プラズマディスプレイ装置にも適用可能である。

【0059】

【発明の効果】本発明によれば、装置使用者が部分表示領域の必要な広さや位置をレジスタで設定できるため、汎用性の高い液晶装置を提供できる。

【図面の簡単な説明】

【図1】本発明の液晶表示装置における部分表示状態を示す図。

【図2】本発明の液晶表示装置のブロック図。

【図3】本発明の実施例を示す液晶表示装置の制御回路の部分図。

【図4】図3の回路の動作を示すタイミング図。

【図5】本発明の他の実施例を示す液晶表示装置の制御回路の部分図。

【図6】図5の回路の動作を示すタイミング図。

【図7】部分表示機能を有した従来の液晶表示装置のブロック図。

【図8】図7における液晶駆動電圧作成回路の詳細回路図。

【図9】本発明の液晶装置を用いた電子機器の概略図。

【図10】本発明の液晶装置を搭載した構成を示す電子機器の概略図。

【図11】本発明の液晶装置を搭載した構成を示す電子機器の概略図。

【図12】本発明の液晶装置を搭載した構成を示す電子機器の概略図。

【図13】本発明の液晶装置を搭載した構成を示す電子機器の概略図。

【符号の説明】

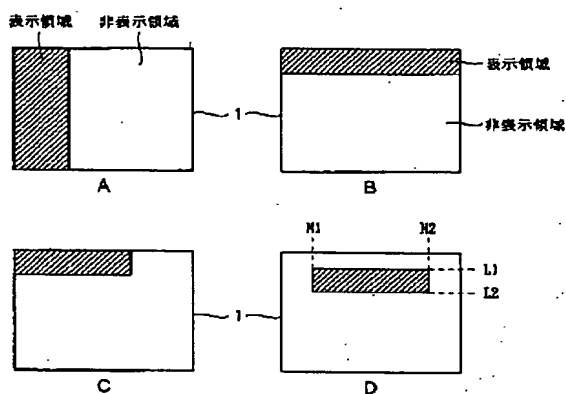
- 1, 51 … 液晶表示パネル
- 2, 52 … LCDコントローラ
- 3, 53 … 電源
- 4, 54 … 駆動電圧形成部
- 5, 55 … 走査電極駆動用ドライバ
- 6, 56 … 信号電極駆動用ドライバ
- 57 … 走査制御回路
- 7, 11 … レジスタ
- 8 … 列方向制御信号形成部
- 9, 10, 13 … ANDゲート
- 12 … 行方向制御信号形成部

(8)

13

FRM … 走査開始信号
 LP … データラッチ信号
 CLXI, CLX … データ転送用クロック
 CLYI, CLY … 走査信号転送用クロック
 DataI, Data … 表示データ
 CNT1~CNT3, PDY, VCT … 部分表示用制御信号

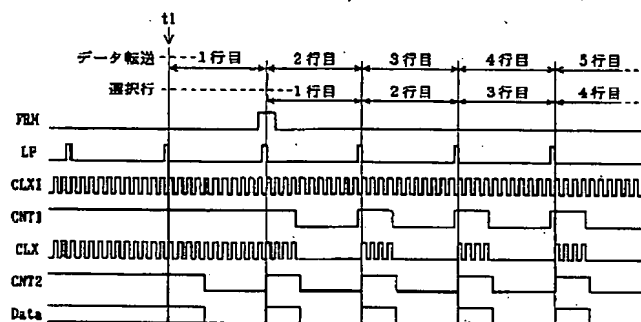
【図1】



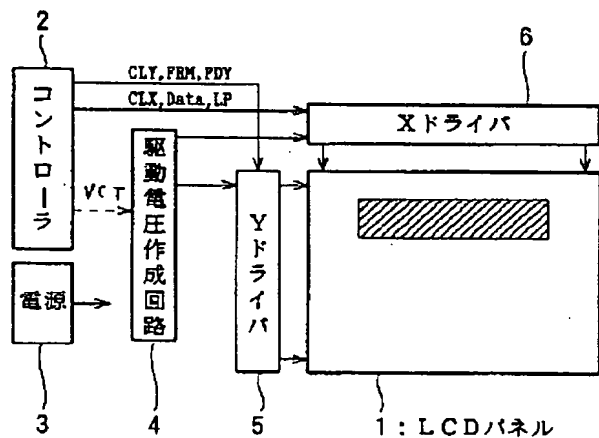
14

RV1 … 可変抵抗
 R, R1, R2, R3a, R3b, R4, R5 … 抵抗
 S2a, S2b … スイッチ
 Q1 … バイポーラ・トランジスタ
 OP1~OP4 … オペアンプ
 V0~V5 … 液晶駆動電圧

【図4】

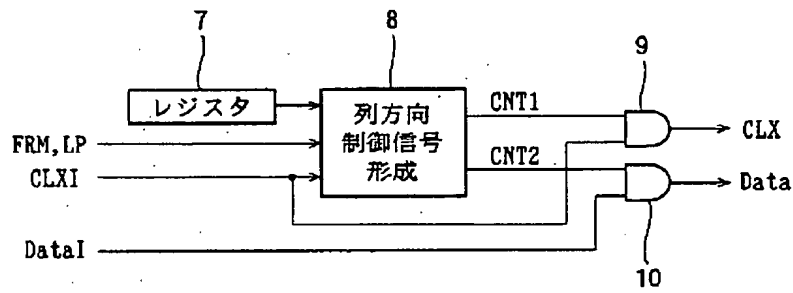


【図2】

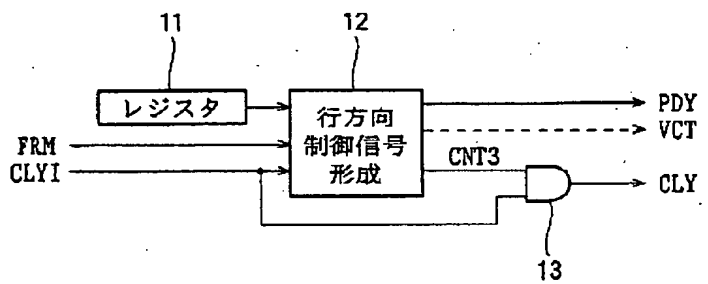


(9)

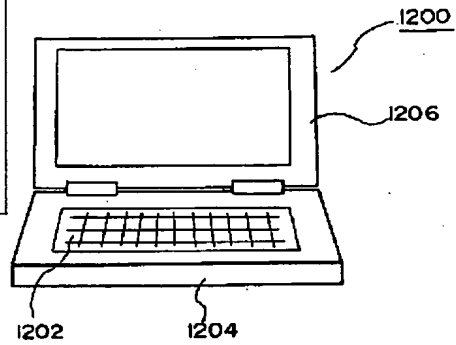
【図3】



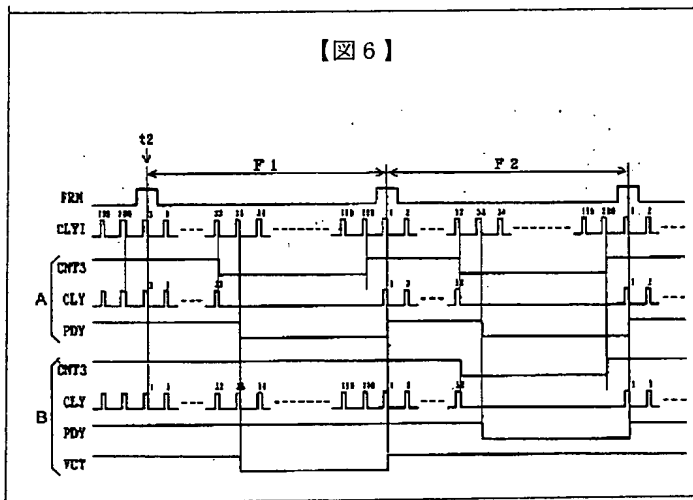
【図5】



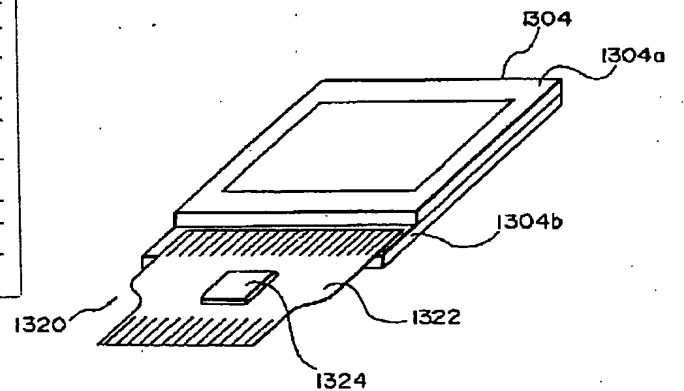
【図11】



【図6】

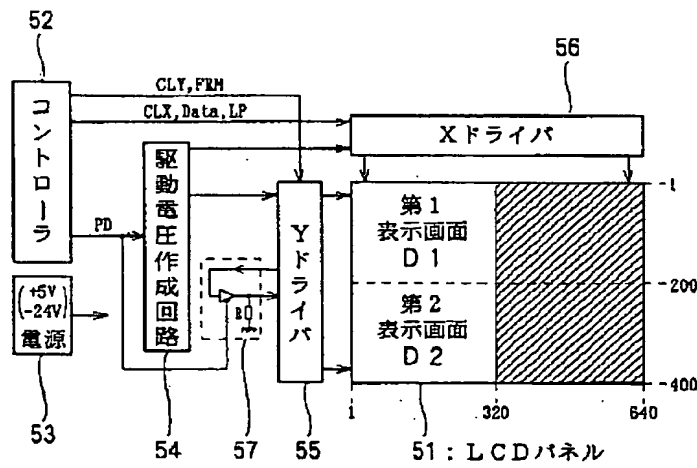


【図13】

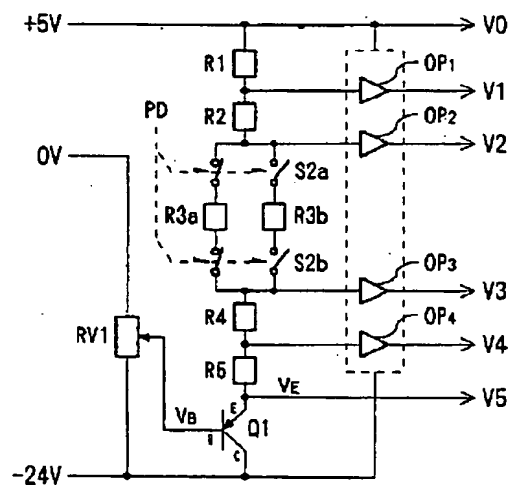


(10)

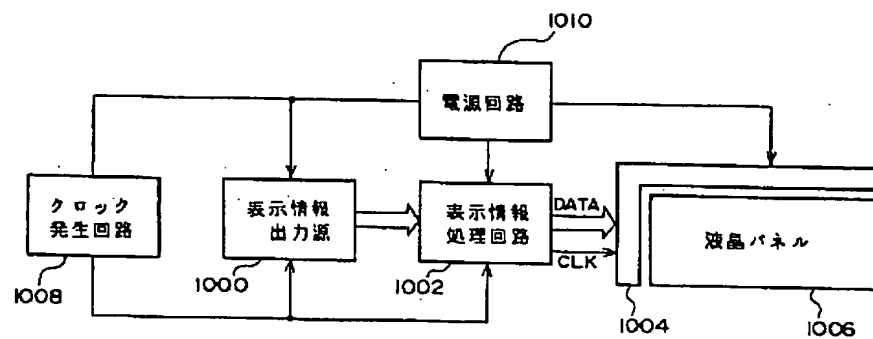
【図7】



【図8】

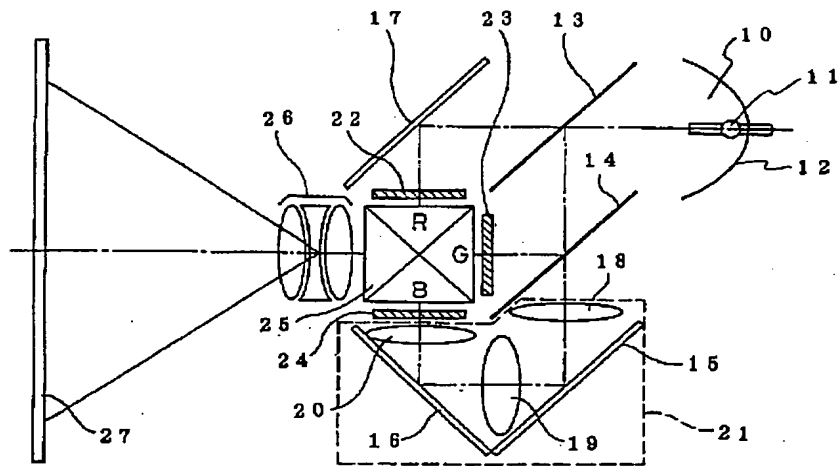


【図9】

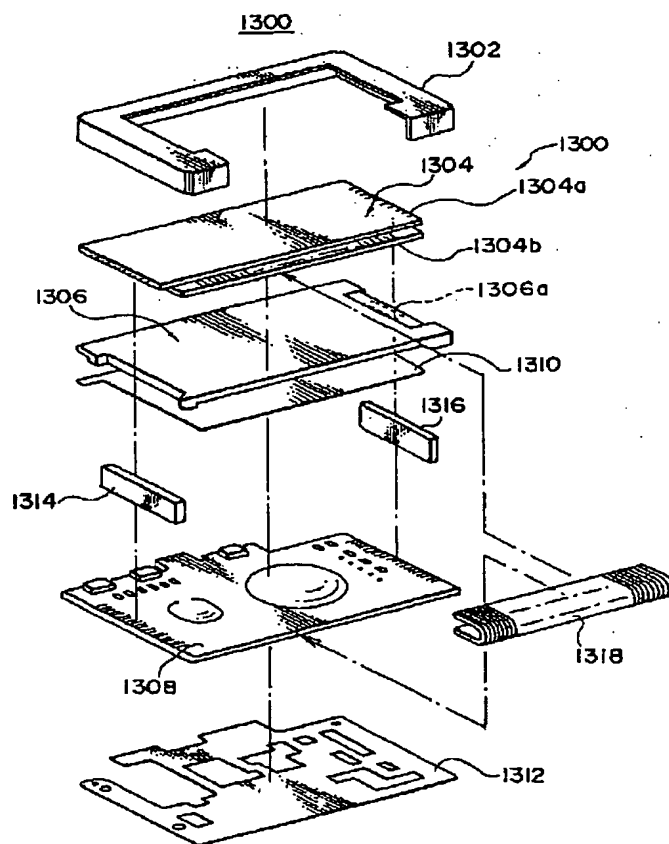


(11)

【図 10】



【図 12】



(12)

フロントページの続き

(51) Int. Cl. ⁶

G 0 9 G 3/20

識別記号

6 8 0

F I

G 0 9 G 3/20

6 8 0 S